

COLOR DISPLAY DEVICE

Publication number: JP8146402 (A)

Publication date: 1996-06-07

Inventor(s): KADOTA HISASHI; NAKAMURA SHINJI; URAZONO TAKENOBU;
INOUE YUKO; KUNII MASABUMI

Applicant(s): SONY CORP

Classification:

- international: G02F1/1335; G02F1/13; (IPC1-7): G02F1/1335

- European:

Application number: JP19940314146 19941124

Priority number(s): JP19940314146 19941124

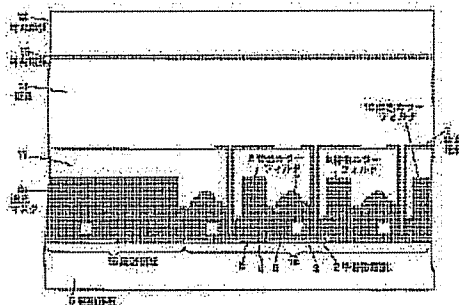
Also published as:

JP3277732 (B2)

Abstract of JP 8146402 (A)

PURPOSE: To improve the reliability and workability of a light shielding mask formed in the peripheral region of an on-chip color filter structure.

CONSTITUTION: This color display device has constitution holding liquid crystals 14 between a driving substrate 0 and a counter substrate 12. On the driving substrate 0, a display region 16 where electrodes 1 and pixels having thin-film transistors for driving these electrodes are arranged in a matrix form and a peripheral region 15 endosing the display region are formed. This driving substrate 0 has colored films formed across the display region 16 and the peripheral region 15. The colored films arranged in the display region 16 constitute color filters 8, 9, 10 selectively colored red, green and blue in pixel units.; The colored films arranged in the peripheral region 15 constitute the light shielding mask 8a by absorbing at least a part of incident light.



(11)特許出願公開番号

特開平8-146402

(43)公開日 平成8年(1996)6月7日

技術表示箇所

505

審査請求 未請求 請求項の数6 FD (全 9 頁)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 門田 久志

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(72)発明者 中村 真治

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(72) 発明者 浦園 丈展

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(74)代理人 弁理士 鈴木 晴敏

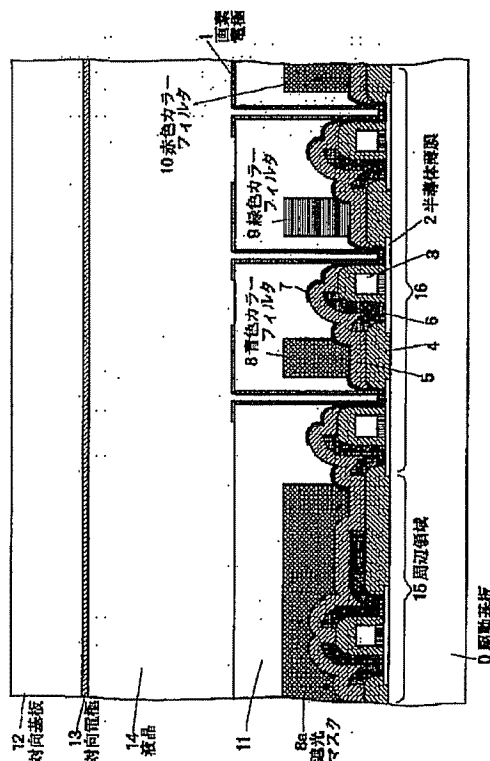
[最終頁に続く](#)

(54) 【発明の名称】 カラー表示装置

(57) 【要約】

【目的】 オンチップカラーフィルタ構造において、周辺領域に形成される遮光マスクの信頼性及び加工性を改善する。

【構成】 カラー表示装置は駆動基板 0 と対向基板 1 2 の間に液晶 1 4 を保持した構成を有する。駆動基板 0 には、画素電極 1 及びこれを駆動する薄膜トランジスタを備えた画素がマトリクス状に配列した表示領域 1 6 と、これを囲む周辺領域 1 5 とが形成されている。この駆動基板 0 は表示領域 1 6 及び周辺領域 1 5 に渡って形成された着色膜を有する。表示領域 1 6 に配置した着色膜は画素単位で選択的に赤、緑及び青に着色されたカラーフィルタ 8, 9, 1 0 を構成する。周辺領域 1 5 に配置した着色膜は入射光の少なくとも一部を吸収して遮光マスク 8 a を構成する。



【特許請求の範囲】

【請求項1】 画素電極及びこれを駆動するスイッチング素子を備えた画素がマトリクス状に配列した表示領域と、これを囲む周辺領域とが形成された駆動基板と、対向電極を有し該駆動基板に所定の間隙を介して接合した対向基板と、該間隙に保持された電気光学物質とを有するカラー表示装置であって、

前記駆動基板は該表示領域及び周辺領域に渡って形成された着色膜を有し、

該表示領域に配置した着色膜は画素単位で選択的に赤、緑及び青に着色されたカラーフィルタを構成し、該周辺領域に配置した着色膜は入射光の少なくとも一部を吸収して遮光マスクを構成する事を特徴とするカラー表示装置。

【請求項2】 前記遮光マスクは、青に着色した単層構造の着色膜である事を特徴とする請求項1記載のカラー表示装置。

【請求項3】 前記遮光マスクは、赤と緑、緑と青又は青と赤に着色した二層構造の着色膜である事を特徴とする請求項1記載のカラー表示装置。

【請求項4】 前記遮光マスクは、赤、緑及び青に各々着色した三層構造の着色膜である事を特徴とする請求項1記載のカラー表示装置。

【請求項5】 前記遮光マスクを構成する着色膜は該駆動基板と該対向基板の間に介在し両基板の間隙寸法を制御する事を特徴とする請求項1記載のカラー表示装置。

【請求項6】 前記電気光学物質は液晶である事を特徴とする請求項1記載のカラー表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はカラー表示装置に関する。より詳しくは、画素電極を駆動するスイッチング素子が形成された駆動基板側にカラーフィルタを備えた構造を有するアクティブマトリクス型のカラー表示装置に関する。さらに詳しくは、中央の表示領域を囲む周辺領域の遮光構造に関する。

【0002】

【従来の技術】薄膜トランジスタを画素電極駆動用のスイッチング素子として用いるカラー液晶表示装置は近年その開発が活発に行なわれている。従来、この種の液晶表示装置としては、例えば図8に示す様な構成が知られている。この従来例では、ガラス基板0上に画素電極1を駆動する為の薄膜トランジスタ(TFT)が集積形成されている。TFTは半導体薄膜2を素子領域とし、ゲート絶縁膜を介してゲート電極3がパタニング形成されている。半導体薄膜2にはソース領域Sとドレイン領域Dが設けられている。かかる構成を有するTFTは第1層間絶縁膜4により被覆されている。この上には所定の形状にパタニングされた配線電極6が設けられており、コンタクトホールを介してソース領域Sに電気接続して

いる。この配線電極6は信号ラインの一部を構成する。配線電極6は第2層間絶縁膜5により被覆されている。この第2層間絶縁膜5の上には薄膜トランジスタの遮光を兼ねた金属膜7が形成されており、第2層間絶縁膜5及び第1層間絶縁膜4に開口したコンタクトホールを介してTFTのドレイン領域Dに接続している。かかる構成を有するTFTは平坦化膜11により被覆されている。この平坦化膜11の上に前述した画素電極1がパタニング形成されており、金属膜7を介してドレイン領域Dに接続している。画素電極1とこれを駆動する薄膜トランジスタとの組で画素が構成され、ガラス基板0の上にマトリクス状に配列している。無数の画素を含む部分が表示領域16になる。一方、これを囲む周辺領域15にも駆動回路等が集積形成されており、同じく薄膜トランジスタ等を含んでいる。以下、このような構成を有するガラス基板0を駆動基板と呼ぶ事にする。

【0003】この駆動基板0に対し所定の間隙を介して対向基板12が接合している。両基板の間隙には液晶14が保持されている。対向基板12の内表面には駆動基板0側の各画素に整合して、青色カラーフィルタ8、緑色カラーフィルタ9、赤色カラーフィルタ10がセグメント状に形成されている。又、駆動基板0の周辺領域15に整合して金属膜等からなる遮光マスク20が形成されている。三色のカラーフィルタ8、9、10と遮光マスク20は平坦化膜21で被覆され、その表面对向電極13が形成されている。

【0004】

【発明が解決しようとする課題】図8に示した従来構造では対向基板12側にカラーフィルタ8、9、10及び遮光マスク20が形成されている。この構造では、駆動基板0側に形成された画素電極1と対向基板12側に形成されたカラーフィルタ8、9、10との精密なアライメントが必要になる。そこで、近年駆動基板0側にカラーフィルタを集積形成した、所謂オンチップカラーフィルタ構造が開示されており、例えば特開平2-542175号公報、特開平3-237432号公報、特開平3-72322号公報、特開平3-119829号公報、特開平4-253028号公報、特開平2-153325号公報、特開平5-5874号公報等が開示されている。駆動基板側にカラーフィルタを設けたオンチップカラーフィルタ構造は、対向基板側にカラーフィルタを形成した構造に比べ種々の利点を有している。例えば、カラーフィルタが画素電極と重なっている為両者の間に視差が生ぜず、画素部の開口率を大きくとれる。又、画素電極とカラーフィルタのアライメント誤差が殆どなくなるので、画素部が微細化しても高開口率を維持できる。しかしながら、駆動基板と対向基板との間で完全にアライメントを不要とする為には、カラーフィルタのみならず周辺領域の遮光マスクも駆動基板側に形成する必要がある。一般に遮光マスクは金属膜又は黒色顔料を含有し

た有機膜で構成されている。しかしながら金属膜を用いた場合、下層に位置する周辺駆動回路の配線電極との間で短絡故障の危険性が大きくなり信頼性の点で課題が残る。又、有機膜を用いた場合駆動基板の製造工程数が増加するという課題がある。

【0005】

【課題を解決するための手段】上述した従来の技術の課題を解決する為以下の手段を講じた。即ち、本発明にかかるカラー表示装置は基本的な構成として駆動基板と対向基板と両者の間隙に保持された電気光学物質（例えば液晶）とを有している。駆動基板は表示領域とこれを囲む周辺領域とに分かれている。表示領域は画素電極及びこれを駆動するスイッチング素子を備えた画素がマトリクス状に配列している。一方周辺領域には例えばスイッチング素子を駆動する周辺回路が集積形成されている。一方対向基板は対向電極を有し該駆動基板に所定の間隙を介して接合している。特徴事項として、前記駆動基板は該表示領域及び周辺領域に渡って形成された着色膜を有する。該表示領域に配置した着色膜は画素単位で選択的に赤、緑及び青に着色されたカラーフィルタを構成する。これに対し、該周辺領域に配置した着色膜は入射光の少なくとも一部を吸収して遮光マスクを構成する。例えば、前記遮光マスクは青に着色した単層構造の着色膜である。あるいは、前記遮光マスクは赤と緑、緑と青又は青と赤に着色した二層構造の着色膜であっても良い。さらには、前記遮光マスクは赤、緑及び青に各々着色した三層構造の着色膜であっても良い。場合によっては、前記遮光マスクを構成する着色膜は該駆動基板と該対向基板の間に介在して両基板の間隙寸法を制御する。

【0006】

【作用】本発明によれば、同一層に属する着色膜を表示領域及び周辺領域の両者に渡って同時に形成している。表示領域側の着色膜はカラーフィルタに加工され、周辺領域側の着色膜は遮光マスクに加工される。換言すると、カラーフィルタの形成時に、その一部又は全部を周辺領域にも残す事により、工程数を増加させる事なく、信頼性の面でも問題のない遮光マスクを形成する事が可能になる。周辺領域の遮光マスクも駆動基板上に形成する事から、対向基板とのアライメントが不要となり、位置合わせ誤差を見込んだマージンをとる必要がなくなりその分画素の開口率を大きくとれる。これにより、カラー表示装置の高開口率化及び高透過率化に寄与できる。さらに、周辺領域に形成された遮光マスクを液晶の間隙（ギャップ）制御に使用する事で、スペーサが不要になる。

【0007】

【実施例】以下、本発明にかかるカラー表示装置の好適な実施例を詳細に説明する。図1は第1実施例の要部を示す模式的な断面図である。図1において、0はガラス等の絶縁材料からなる駆動基板、1は画素を構成する透

明な画素電極、2はTFTの活性層となる半導体薄膜、3はゲート電極、4は第1層間絶縁膜、5は第2層間絶縁膜、6はTFTのソース領域に電気接続する信号ライン側の配線電極、7は同じくTFTのドレイン領域に電気接続する画素電極1側の金属膜、8は青色のカラーフィルタ、9は緑色のカラーフィルタ、10は赤色のカラーフィルタ、11は平坦化膜、12は対向基板、13は透明導電膜からなる対向電極、14は電気光学物質として用いられる液晶である。なお、金属膜7はドレイン側の配線電極であると共にTFTの遮光膜を兼ねている。

【0008】駆動基板0上でTFTを構成する半導体薄膜として、例えば多結晶シリコン薄膜が形成され、この半導体薄膜2上にゲート絶縁膜を介してゲート電極3がパタニング形成されている。かかる構成を有するTFTはPSG等からなる第1層間絶縁膜4により被覆されている。第1層間絶縁膜4の上にはソース領域に接続する配線電極6がパタニング形成されている。この配線電極6は同じくPSG等からなる第2層間絶縁膜5により被覆されている。この上には金属膜7、カラーフィルタ8、9、10、平坦化膜11、ITO等の透明導電膜等からなる画素電極1がこの順序で形成されている。ドレイン領域側の金属膜7は画素電極1と電気的に接続している。一方、対向電極13が全面に形成されたガラス等からなる対向基板12は駆動基板0に対向して配置され、両基板0、12間に液晶14が保持されカラー表示装置を構成する。

【0009】上述した駆動基板0は画素電極1、カラーフィルタ8、9、10等が集積形成された表示領域16と、これを囲む周辺領域15とに区分されている。周辺領域15には同じくTFTが形成されており、周辺駆動回路を構成する。本発明の特徴事項として、駆動基板0は表示領域16及び周辺領域15の両者に渡って同一層に属する着色膜が形成されている。表示領域に配置した着色膜は画素単位で選択的に青、緑、赤に着色され、上述したカラーフィルタ8、9、10を構成している。一方、周辺領域15に配置した着色膜は入射光の少なくとも一部を吸収して遮光マスク8aを構成する。本例では遮光マスク8aは青に着色した単層構造の着色膜であり、青色カラーフィルタ8と同一層に属する。この遮光マスク8aは少なくとも入射光の青色成分を吸収し所望の遮光機能を奏する。外観的に見ると、表示領域16を囲む様に青色に着色した周辺領域15が観察される事になる。

【0010】引き続き図1を参照して、本発明にかかるカラー表示装置の製造方法を詳細に説明する。先ず、ガラス等からなる駆動基板0の上に半導体薄膜2（例えば多結晶シリコン）を70～100nmの厚みで成膜する。必要ならば、Si⁺イオンを打ち込み非晶質化した後、600℃程度で加熱処理（アニール）して大粒径化する。あるいは、エキシマレーザ光を照射してアニールを

行なっても良い。この半導体薄膜2は所定の形状にパタニングされる。この上に熱酸化法あるいはLPCVD法等の手段を用いてゲート絶縁膜を10～100nmの厚みで成膜する。次いで、多結晶シリコンあるいはMoSi, WSi, Al, Ta, Mo/Ta, Mo, W, Ti, Cr等の金属を成膜し、パタニングしてゲート電極3に加工する。なお、ゲート電極3として多結晶シリコンを用いた場合は低抵抗化を図る為、P等を熱拡散する工程が入る事がある。この後、ゲート電極3をマスクとしてイオンインプラネーションあるいはイオンドーピングにより不純物イオンを打ち込み、ソース領域及びドレイン領域を形成する。多結晶シリコンからなるゲート構造を採用した場合、1000℃程度の熱アニールを加え不純物の活性化を図る。金属ゲート構造を採用した場合、耐熱性の観点から低温アニール又はレーザアニールを加え不純物の活性化を図る。

【0011】続いて、PSG, NSG等を約600nmの厚みで常圧CVD法により成膜し、第1層間絶縁膜4とする。これにソース領域に連通するコンタクトホールを開口する。次いで、Al等の導電性薄膜をスパッタ等により400～600nmの厚みで成膜する。これを所定の形状にパタニングし、配線電極6に加工する。この上に、例えばPSG等を常圧CVD法により約400nmの厚みで堆積し、第2層間絶縁膜5を形成する。この後、TFETの性能を改善する為水素化工程を行なう。この水素化工程では、例えば水素プラズマ中に駆動基板0を曝露する。あるいは、P-SiN_x膜を堆積し、アニールして水素を半導体薄膜2に拡散させる。この水素化工程後、画素電極との接続をとる為のコンタクトホールを第2層間絶縁膜5及び第1層間絶縁膜4に開口する。この上に、遮光性を有する金属膜7、例えばTi, Al, TiN_x, Mo, Cr, W又はこれらのシリサイドをスパッタ等の手段により50～1000nm程度の厚みで成膜し、所定の形状にパタニングする。

【0012】次に、駆動基板0の表示領域16及び周辺領域15に渡って青色の着色膜を形成する。本例では青色顔料を分散した有機感光材料からなるカラーレジストを0.5～3.0μm程度の膜厚で塗布した。この青色着色膜を露光、現像、焼成し、表示領域16には青色カラーフィルタ8を選択的に形成する。同時に、周辺領域15には青に着色した単層構造の遮光マスク8aを形成する。次に、緑色顔料を分散した有機感光材料からなるカラーレジストを塗布し、同様に露光、現像、焼成を行なって緑色カラーフィルタ9を選択的に形成する。さらに、赤色顔料を分散した有機感光材料からなるカラーレジストを同様に塗布し、露光、現像、焼成を行なって赤色カラーフィルタ10を選択的に形成する。なお、これらカラーフィルタ8, 9, 10の形成工程は、金属膜7のパタニング形成前に行なっても良い。

【0013】カラーフィルタ8, 9, 10及び遮光マ

スク8aの上に、有機透明材料からなる平坦化膜11をスピコートし、1.0～3.0μm程度の膜厚で塗布する。この有機透明材料としてはアクリル樹脂やポリイミド樹脂を用いる事ができる。この工程で、駆動基板0上の凹凸が平坦化され、液晶の配向性に優れた基板構造が得られる。同時に、着色膜中に含まれる不純物が液晶14に拡散する事を防止できる。この後、平坦化膜11にコンタクトホールを開口する。次いで、例えばITO等からなる透明導電膜を50～200nmの厚みでスパッタ等により成膜し、所定の形状にパタニングして画素電極1に加工する。以上で図1に示した駆動基板0の積層構造が完成する。この後、配向膜を塗布しラビング処理後、所定の間隙を介して対向基板12を接合する。この間隙に液晶14を注入して、アクティブマトリクス型のカラー表示装置が完成する。

【0014】図2は、本発明にかかるカラー表示装置の第2実施例を示す模式的な部分断面図である。基本的な構成は図1に示した第1実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は周辺領域15に形成された遮光マスクの構造にある。第1実施例では遮光マスクが青に着色した単層構造である。これに対し、第2実施例では遮光マスクは緑と青に着色した二層構造となっている。青色の第1層8aは青色カラーフィルタ8と同一層であり、緑色の第2層9aは緑色カラーフィルタ9と同一層である。なお、本実施例では緑と青の組み合わせを用いているが、これに限られるものではなく赤と緑あるいは青と赤の組み合わせを用いても良い。この様にすれば、所望の色調に着色した周辺領域15の遮光マスクが得られる。

【0015】図3は、本発明にかかるカラー表示装置の第3実施例を示す模式的な部分断面図である。基本的には図1に示した第1実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、遮光マスクの構造にある。本実施例では駆動基板0の周辺領域に形成された遮光マスクが青、緑、赤に各々着色した三層構造となっている。青色の第1層8aは青色カラーフィルタ8と同一層であり、緑色の第2層9aは緑色カラーフィルタ9と同一層であり、赤色の第3層10aは赤色カラーフィルタ10と同一層である。この様に三色の着色膜を重ねて遮光マスクを構成すると、完全なブラックマスクを周辺領域15に形成できる。

【0016】図4は、本発明にかかるカラー表示装置の第4実施例を示す模式的な部分断面図である。基本的には図1に示した第1実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点はTFETのドレイン側電極構造にある。本実施例では、ソース領域側と同様にドレイン領域側にも配線電極6が第1層間絶縁膜4の上に形成されている。この配線電極6は第2層間絶縁膜5の上に形成された金属膜

7を介して画素電極1と電氣的に接続している。配線電極6と画素電極1の間に介在するこの金属膜はバリアフィルムとして機能し、両電極6、1間の電氣的な接触を良好なものとしている。

【0017】図5は、本発明にかかるカラー表示装置の第5実施例を示す模式的な部分断面図である。基本的には図1に示した第1実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、第1実施例がトップゲート型のTFTを採用したのに対し、本実施例はボトムゲート型のTFTを画素電極駆動用のスイッチング素子に用いている事である。この構造を作成する場合には以下の工程を行なう。まず、基板0上に多結晶シリコンあるいは MoSi 、 WSi 、 Al 、 Ta 、 Mo/Ta 、 Mo 、 W 、 Ti 、 Cr 等の金属を成膜し、所定の形状にパタニングしてゲート電極3に加工する。このゲート電極形成後、 SiO_2 、 SiO_xN_y 等をスパッタ法又はプラズマCVD法等により約100～200nmの厚みで成膜し、ゲート絶縁膜とする。場合によっては、金属ゲート電極3の陽極酸化膜をゲート絶縁膜に用いても良い。あるいは、陽極酸化膜と SiO_2 、 SiO_xN_y 等を重ねてゲート絶縁膜にしても良い。続いて多結晶シリコン又は非晶質シリコン等をスパッタ法、プラズマCVD法等により約30～80nmの厚みで成膜し、活性層となる半導体薄膜2を設ける。必要ならば、エキシマレーザ等を照射し結晶化させる。プラズマCVD法を用いる場合には、ゲート絶縁膜と半導体薄膜2を連続的に成膜できる。半導体薄膜2を形成した後、 SiO_2 を成膜し所定の形状にパタニングしてエッチングストッパとする。これをマスクとしてイオンドーピング又はイオンインプランテーションにより不純物を半導体薄膜2に打ち込みソース／ドレイン領域を形成する。イオン打ち込みに代え、プラズマCVDを用いたドーフト非晶質シリコン等を用い不純物拡散を行なっても良い。この後常圧CVD法等により第1層間絶縁膜4を形成する。さらにコンタクトホールを開口した後、 MoSi 、 WSi 、 Al 、 Ta 、 Mo/Ta 、 Mo 、 W 、 Ti 、 Cr 等の金属膜を形成し、所定の形状にパタニングして配線電極6に加工する。次いで、常圧CVD法等により第2層間絶縁膜5を形成する。この上にカラーフィルタ8、9、10を形成する。同時に、周辺領域15にも遮光マスク8aを形成する。この方法は第1実施例と同様である。さらに、カラーフィルタや遮光マスクを被覆する様に平坦化膜11を成膜する。この上に画素電極1をパタニング形成すれば良い。

【0018】図6は、本発明にかかるカラー表示装置の第6実施例を示す模式的な部分断面図である。基本的には図3に示した第3実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。第3実施例と同様に、周辺領域15に形成された遮光マスクは赤、緑及び青に各々着色した三層構造となってい

る。この遮光マスクは駆動基板0と対向基板12の間に介在し、両基板の間隙寸法を制御している。これにより、間隙制御の為にスペーサを別途設ける必要がなくなる。

【0019】図7は、本発明にかかるカラー表示装置の第7実施例を示す模式的な部分断面図である。基本的には図3に示した第3実施例と同様であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、表示領域16において遮光機能を有する金属膜7に代え、三層の着色膜でTFTを被覆する遮光膜を構成している事である。この関係で、画素電極1は直接TFTのドレイン領域に電気接続している。例えば、青色カラーフィルタ8の上に緑色層9bと赤色層10bが重ねてパタニング形成されており、直下のTFTを遮光している。同様に、緑色カラーフィルタ9の下には青色層8bがパタニングされ、同じく緑色カラーフィルタ9の上には赤色層10bがパタニングされている。これらにより、その直下に位置するTFTの遮光膜が形成できる。

【0020】

【発明の効果】以上説明した様に、本発明によれば、カラーフィルタの形成時にその一部又は全部を周辺領域に残す事により、工程数を増加させる事なく、信頼性の面でも問題のない遮光マスクが駆動基板の周辺領域に形成できる。遮光マスクを駆動基板上に形成する事から、対向基板とのアライメントが不要になり位置合わせ誤差を吸収するマージンをとる必要がない事から、その分画素開口率を向上できる。これにより、カラー表示装置の高開口率化及び高透過率化に大きな効果が得られる。さらに、周辺領域に残された、カラーフィルタと同層の遮光マスクをギャップ制御に使用する事によって、スペーサが不要になる。

【図面の簡単な説明】

【図1】本発明にかかるカラー表示装置の第1実施例を示す断面図である。

【図2】同じく第2実施例を示す断面図である。

【図3】同じく第3実施例を示す断面図である。

【図4】同じく第4実施例を示す断面図である。

【図5】同じく第5実施例を示す断面図である。

【図6】同じく第6実施例を示す断面図である。

【図7】同じく第7実施例を示す断面図である。

【図8】従来のカラー表示装置の一例を示す断面図である。

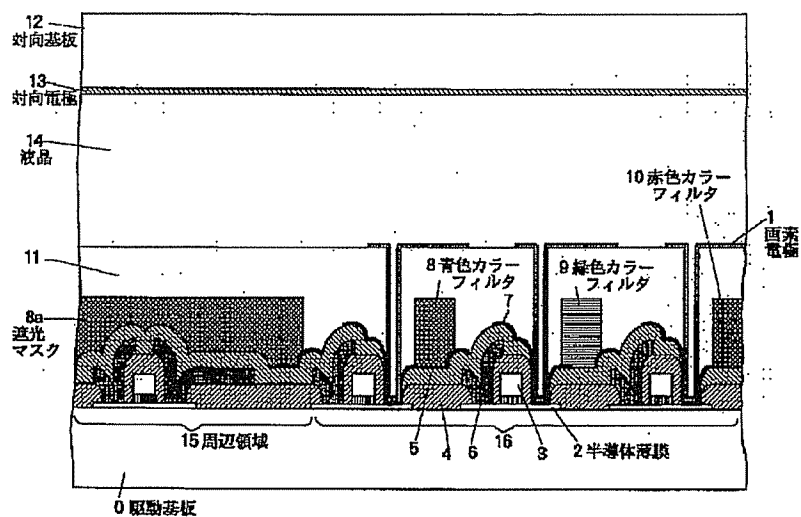
【符号の説明】

- 0 駆動基板
- 1 画素電極
- 2 半導体薄膜
- 3 ゲート電極
- 4 第1層間絶縁膜
- 5 第2層間絶縁膜

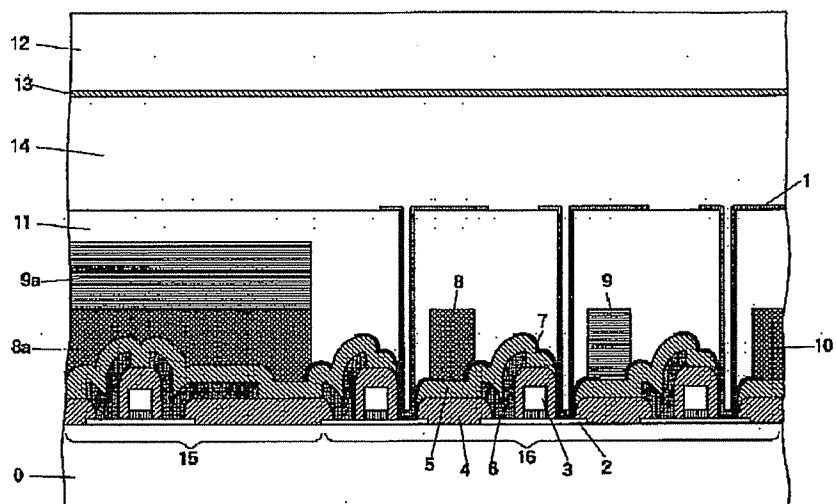
- 6 配線電極
- 7 金属膜
- 8 青色カラーフィルタ
- 9 緑色カラーフィルタ
- 10 赤色カラーフィルタ
- 11 平坦化膜

- 12 対向基板
- 13 対向電極
- 14 液晶
- 15 周辺領域
- 16 表示領域
- 8a 遮光マスク

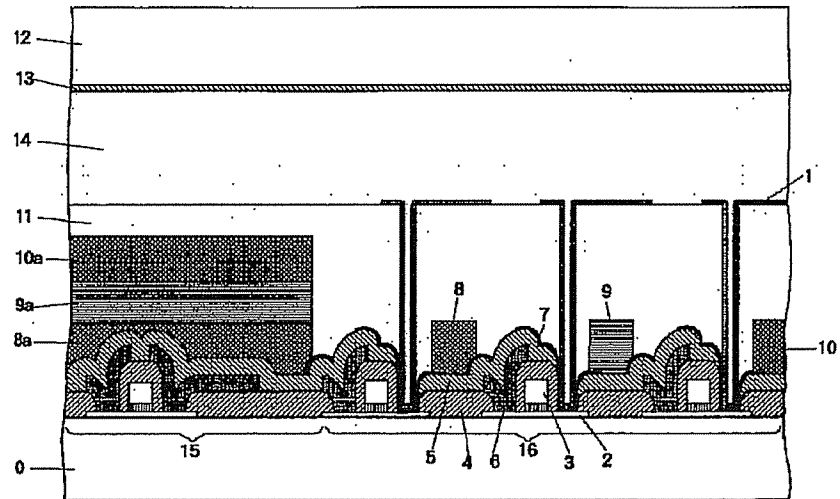
【図1】



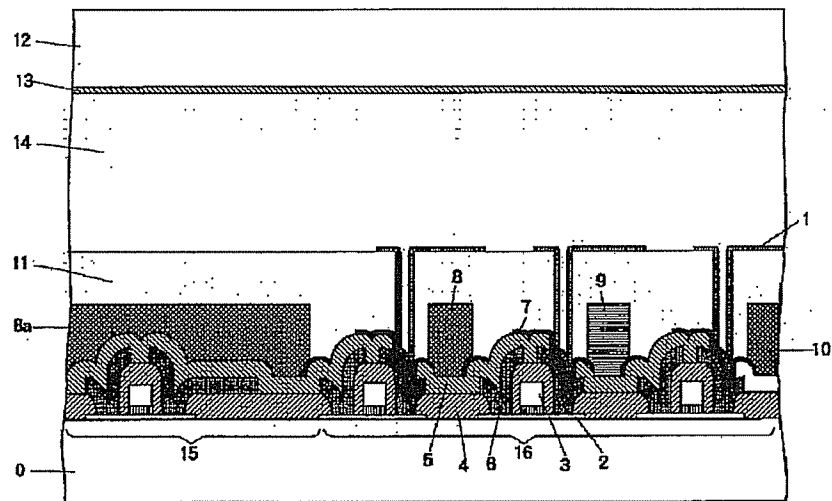
【図2】



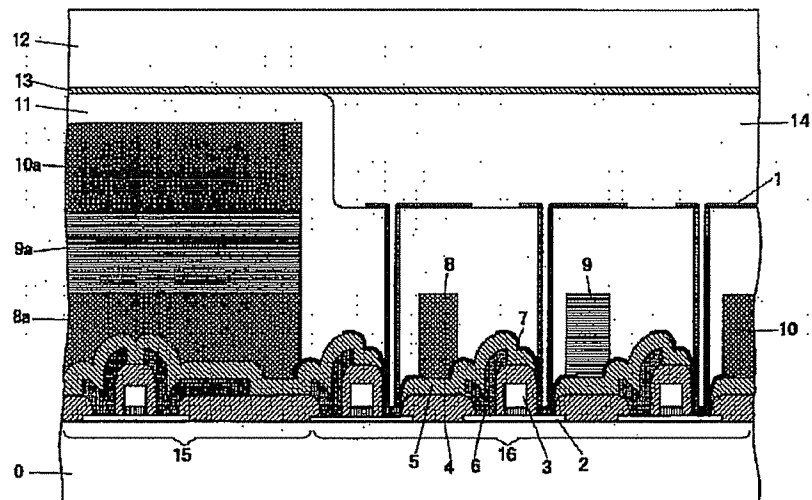
【図 3】



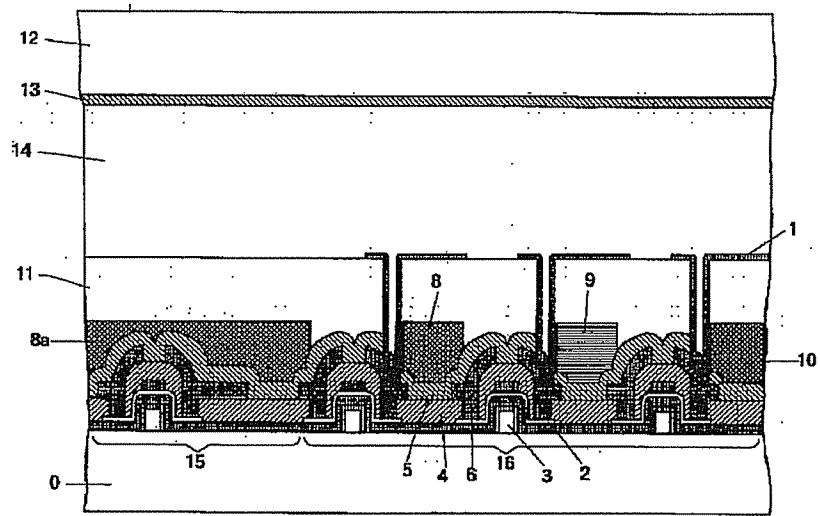
【図 4】



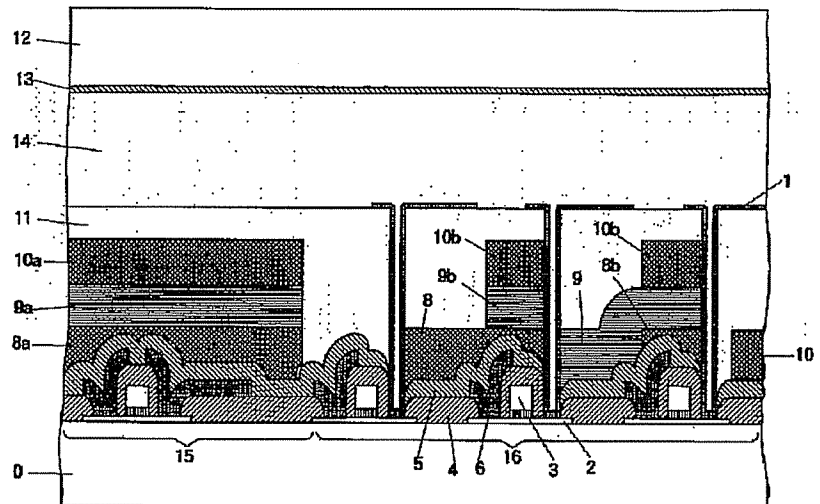
【図 6】



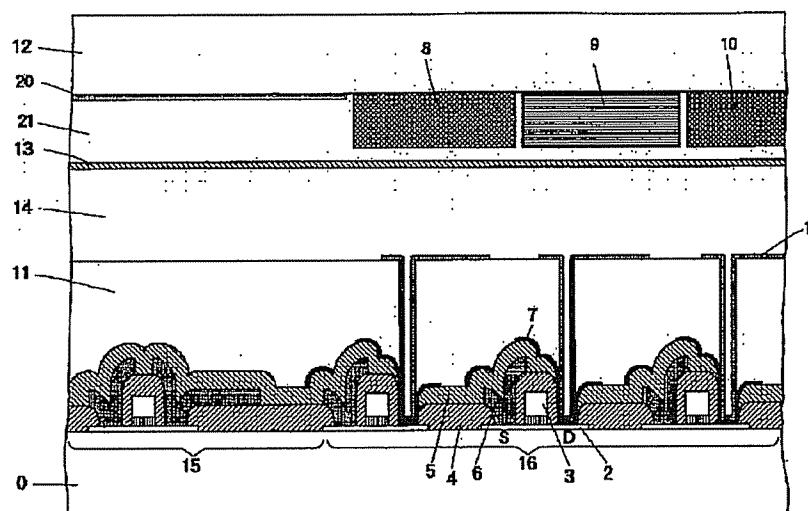
【図 5】



【図 7】



【図 8】



フロントページの続き

(72)発明者 井上 祐子
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72)発明者 国井 正文
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内